

PIN 接合・キャリアダイナミックスの時間分解 STM 空間マッピング

Nanoscale mapping of carrier dynamics in PIN junction using time-resolved STM

筑波大物理工、CREST-JST ○寺田 康彦、近藤 博行、吉田 昭二、
武内 修、重川 秀実

Inst. of Appl. Phys., CREST-JST, Univ. of Tsukuba,
Terada Yasuhiko, Hiroyuki Kondo, Shoji Yoshida, Osamu Takeuchi, Hidemi
Shigekawa
<http://dora.bk.tsukuba.ac.jp>

半導体デバイスの微細化・高速化を展開していくには、キャリアの高速なダイナミックスを、局所的・動的に評価することが必要不可欠である。本講演では、ナノスケールの空間分解能、サブピコ秒の時間分解能をもつ遅延時間変調型パルス光対励起 STM 法 (SPPX-STM) [1] を用い、GaAs-PIN 接合 (図上) 中のキャリアダイナミックスの空間マッピングを行った結果を紹介する。

SPPX-STM では、STM 探針直下の試料表面をレーザパルス光対で繰り返し照射し (図 1 上)、パルス対間の遅延時間を変化させて対応するトンネル電流の変化を計測することにより、測定点でのキャリア寿命 (キャリア密度の時間変化) の情報を得る。表面を走査し STM 像とあわせて寿命の計測を行い、それぞれの場所での値を STM 像とあわせて 2 次元的に表示したのが図 1 の下側の像で、断面をあわせて示してある。明るい箇所ほど寿命は長い。I 領域では、ドリフトにより、P や N 領域に比べてキャリア密度が早く減衰することが期待されるが、実際、同領域で見かけの寿命が短くなっている様子が見られる。講演では、本手法の原理を含め、詳細を紹介する。

[1] Nanotechnology **18**, 44028 (2007); Appl. Phys. Lett. **85**, 3268 (2004).

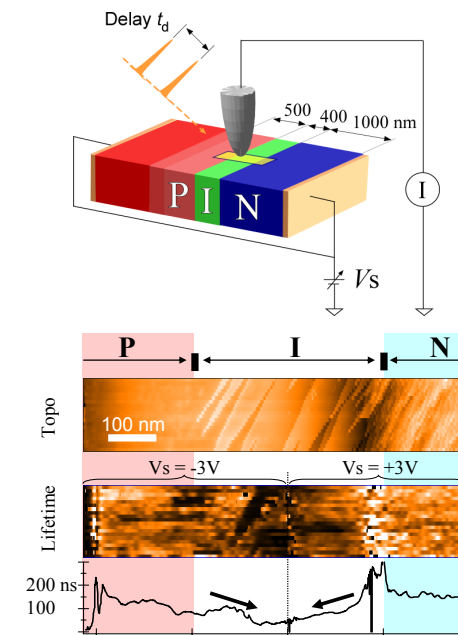


Fig.1 Carrier lifetime map in PIN junction.